

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-320362

(43) 公開日 平成8年(1996)12月3日

(51) Int.Cl. ⁹	識別記号	庁内整理番号	F I	技術表示箇所
G 0 1 R 33/02		8908-2G	G 0 1 R 33/02	D
G 0 1 D 5/20			G 0 1 D 5/20	G

審査請求 未請求 請求項の数14 O L (全 15 頁)

(21) 出願番号 特願平8-41766

(22) 出願日 平成8年(1996)2月28日

(31) 優先権主張番号 特願平7-58839

(32) 優先日 平7(1995)3月17日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000003609

株式会社豊田中央研究所

愛知県愛知郡長久手町大字長湫字横道41番地
地の1

(72) 発明者 森川 健志

愛知県愛知郡長久手町大字長湫字横道41番地
地の1 株式会社豊田中央研究所内

(72) 発明者 西部 祐司

愛知県愛知郡長久手町大字長湫字横道41番地
地の1 株式会社豊田中央研究所内

(74) 代理人 弁理士 吉田 研二 (外2名)

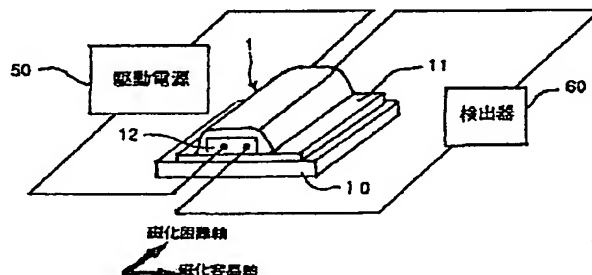
最終頁に続く

(54) 【発明の名称】 積層型磁界検出装置

(57) 【要約】

【課題】 磁界検出素子の100kHz~10MHz駆動領域での感度を上昇する。

【解決手段】 素子1は、基板10と、導電体からなる導電体層12と、この導電体層12の周囲に形成された磁性体の磁性体層11とからなる。そして、素子1に駆動電源50から交流を印加し、外部磁界によるインピーダンス変化を検出器60により検出する。磁性体層11には、素子1の通電電流方向と直交する方向に磁気異方性を付与している。そして、導電体の導電体層12を設けたことと、磁性体層11の磁気異方性の付与により、素子1を低抵抗にでき、従来素子より2桁低い駆動周波数において、外部磁界の変化による素子のインダクタンス変化と抵抗変化を効果的に取り出せる。また、磁性体層11の磁気異方性を制御しているため、駆動周波数による磁界検出のダイナミックレンジの変化を防止できる。



BEST AVAILABLE COPY

【特許請求の範囲】

【請求項 1】 高周波電源からの高周波電流が供給され、外部磁界に応じた電気的特性の変化を検出する積層型磁界検出装置であって、

基板と、
この基板上に形成された磁性体を含む磁性体層と、
この磁性体層の内部に形成された導電体からなる導電体層と、
を有することを特徴とする積層型磁界検出装置。

【請求項 2】 請求項 1 に記載の装置において、
上記磁性体層は、上記高周波電源からの高周波電流の通電電流が流れる長手方向とほぼ直交する磁性体層の幅方向に、容易磁化軸が形成されていることを特徴とする積層型磁界検出装置。

【請求項 3】 請求項 1 に記載の装置において、
上記導電体層は、上記高周波電源からの高周波電流の通電電流方向と直交する導電体層の幅方向が、導電体層の高さ方向より大きく、矩形の断面形状を有することを特徴とする積層型磁界検出装置。

【請求項 4】 請求項 1 または 2 に記載の装置において、
上記磁性体層は、積層形成された薄膜であることを特徴とする積層型磁界検出装置。

【請求項 5】 請求項 1 または 2 に記載の装置において、
上記磁性体層と導電体層の間に絶縁層を介在させたことを特徴とする積層型磁界検出装置。

【請求項 6】 請求項 1 ～ 5 のいずれか 1 つに記載の装置において、
上記導電体層の幅が、下記の式で決定される、電流が有効に流れる厚さである表皮厚さ δ の大きさにより大きく設定されていることを特徴とする積層型磁界検出装置。
$$\delta = \sqrt{2\rho / \omega \cdot \mu}$$

(ここで、 ρ は導電体層の抵抗率、 μ は導電体層の透磁率、 ω は通電電流の角周波数である。)

【請求項 7】 請求項 6 に記載の装置において、
上記導電体層の厚みが、上記表皮厚さの大きさに比べ、小さく設定されていることを特徴とする積層型磁界検出装置。

【請求項 8】 請求項 6 または 7 に記載の装置において、
上記導電体層の幅が、 $100\mu\text{m}$ 以上に設定されていることを特徴とする積層型磁界検出装置。

【請求項 9】 請求項 1 ～ 8 のいずれか 1 つに記載の装置において、
上記導電体層は、比抵抗が磁性体層の $1/10$ 以下の導電体であることを特徴とする積層型磁界検出装置。

【請求項 10】 請求項 9 に記載の装置において、
磁性体層は、比抵抗が $50\mu\Omega \cdot \text{cm}$ 以上で保磁力が 10e 以下、直流磁界での比透磁率が 500 以上の磁性体

層であることを特徴とする積層型磁界検出装置。

【請求項 11】 請求項 10 に記載の装置において、
全体の厚さが $10\mu\text{m}$ 以下であり上記導電体層と磁性体層との厚みの比が $3:1 \sim 1:5$ であることを特徴とする積層型磁界検出装置。

【請求項 12】 請求項 11 に記載の装置において、
磁性体層に含まれる磁性体が FeCoSiB あるいは CoSiB であり、導電体層が Cu であることを特徴とする積層型磁界検出装置。

10 【請求項 13】 請求項 1 ～ 12 のいずれか 1 つに記載の装置を利用した磁界検出装置において、
上記積層型磁界検出装置を 4 つ有し、電気的ブリッジ構成に配置することを特徴とする磁界検出装置。

【請求項 14】 請求項 1 ～ 12 のいずれか 1 つに記載の装置において、
上記高周波電源は、単安定マルチバイブレータ回路を利用しており、磁界を抵抗とインダクタンスの位相差として検出することを特徴とする積層型磁界検出装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、磁性体のインダクタンス変化を検出原理として、外部磁界を電気信号に変換する磁界検出装置、特に磁性体層を積層型として低磁界を高感度に検出するものに関する。

【0002】

【従来の技術】 従来より、各種分野において、磁界の検出が行われている。例えば、回転するシャフトに磁性体を取り付けシャフトの回転量を磁界の変化として検出したり、移動する物体の位置やその物体までの距離を磁界の変化として検出することが行われている。そして、磁界検出は、非接触で行うことができるため、移動する物体の検出に特に適しており、生体計測、自動車や工作機械などにおける位置計測等に好適であると考えられる。

【0003】 このような磁界検出素子としては、アモルファス磁性膜（単層膜）を用いたものが知られており、この装置では、外部磁界（被検出磁界）の変化をインダクタンス変化として検出する。この磁界検出素子では、図 2 に示すように、アモルファス磁性膜からなる細長形状の素子 900 に対し、その長さ方向の両端に駆動電源 950 から 100MHz 前後の正弦波電流を印加する。これによって、素子 900 の幅方向に交流磁界が印加される。

【0004】 このように、素子 900 の幅方向に交流磁界の印加されると、この素子 900 に外部から加えられた被検出磁界に応じて素子 900 のアモルファス磁性膜の幅方向の透磁率 μ が変化する。このため、素子 900 のインダクタンス L が (1) 式により変化する。

【0005】 従って、素子 900 の両端のインピーダンス Z が、素子に加えられた被検出磁界に応じて、(2) 式に示すように変化する。この関係を被検出磁界の強度

3

とインピーダンスの変化の關係に直すと、図3に示すようになる。そこで、このインピーダンス変化に伴う電圧変化を検出器951で検出することによって、被検出磁*

$$L = k \mu \quad (\mu \text{ は透磁率、} k \text{ は形状により決まる定数}) \quad \dots (1)$$

$$Z = \sqrt{R^2 + (\omega L)^2} \quad \dots (2)$$

ここで、Rは素子の抵抗分、 ω は駆動電源950の駆動角周波数（駆動周波数はfで表す）である。

【0007】このようにして、アモルファス磁性膜を利用して、簡単な構成で、外部磁界の大きさを検出することができる。

【0008】

【発明が解決しようとする課題】ここで、上記従来例では、インダクタンスLの変化に応じたインピーダンスZの変化を検出しているため、十分な大きなインピーダンス変化を得るためには、駆動角周波数 ω を大きくする必要がある。そこで、10～100MHz以上の高い駆動周波数領域でなければ、十分な精度の磁界検出が行えなかった。従って、この磁界検出素子の使用によって高周波のノイズが生じ、これがコンピュータの動作に対し悪影響を及ぼす可能性があった。特に、この検出素子を自動車のエンジン回りのシャフトの回転検出に用いた場合、その近傍に配置されるエンジン制御用のコンピュータに悪影響を与えるおそれがあり、コンピュータにおいて、ノイズ対策が必要になったり、検出素子における信号処理回路が高価になるという問題点があった。

【0009】さらに、数10MHzという高周波により素子を駆動した場合は、浮遊インピーダンス成分である抵抗分とインダクタンス分を考慮に入れなくてはならず、回路製作が複雑になるという問題点もあった。

【0010】また、この形式の素子の出力特性においては、図3から明らかなように、外部磁界を0から上昇させたときに感度の符号が反転する点（臨界点）が存在する。そこで、通常の場合、この臨界点に至るまでの領域を磁界検出領域としている。ところが、この臨界点に至るまでの領域、すなわち素子のダイナミックレンジが1～100eと狭いという問題点があった。また、このダイナミックレンジが駆動角周波数 ω によって、変化してしまうという問題点や、印加できる電圧に制限があるため、検出素子の出力が小さいという問題点もあった。

【0011】そして、ダイナミックレンジが狭いと、この素子を磁界センサとして用いた場合の検出可能な磁界範囲が狭くなってしまう。このため、地磁気の影響を受けないで1～200e領域という磁界領域での絶対量の検出ができないという問題点があった。また、素子出力が小さいため、絶対磁界を検出する位置センサ、距離セ

4

*界(Hex)を検出することができる。

【0006】

ンサとして利用する場合に、素子と被検出物体の距離を大きくとれないという問題点もあった。また、なるべく大きな出力を得るために、高周波源が大電力となり、消費電力が大きくなっていくという問題点があった。さらに、従来の素子では、その能力を精一杯利用しないと、所定の検出が行えない場合が多く、磁界発生のためのアモルファス磁性膜および回路を含めた装置の構成上の制約が大きくなるという問題点もあった。

【0012】本発明の目的は、上記課題に鑑みなされたものであり、低い周波数領域で駆動でき、素子の感度が高く、低消費電力で、かつダイナミックレンジが広く、かつ駆動周波数によって変化することのない磁界検出装置を提供することを目的とする。

【0013】

【課題を解決するための手段】素子出力を増加させるためには、駆動磁界効率を向上させることが必要である。そこで、本発明においては、磁性体を含む磁性体層の中に導電体からなる導電体層を設けた。この導電体層には、例えば、磁性体層に比べ、1桁以上導電率の高いものを採用する。

【0014】このような構成にすると、素子の内部磁界は、図4に示すような分布になる。すなわち、素子の長手方向に対し垂直な面による断面において、導電体層の中心は、磁界が00eである。そして、中心から磁性体層に向かい磁界強度が絶対値として上昇する。そこで、被検出磁界Hextを透磁率 μ の大きさとして検知し、素子出力に寄与する磁性体層に非常に効率よく駆動磁界を印加できる。このため、磁界の検出精度を向上させることができる。

【0015】さらに、磁性体と導電体を積層した構造により、従来技術では不可能であった駆動周波数の2桁以上の低下が達成できる。これについて、以下に説明する。

【0016】素子の出力をインピーダンスZとして取り出す場合に、このインピーダンスは(2)式によって表現されるが、これを厳密に表すと、次の(3)～(5)式で表される。

【0017】

【数1】

$$Z = R_f \frac{t}{2\delta} + j\omega L_f \frac{2\delta}{t} \quad \dots\dots (3)$$

$$\delta = \sqrt{\frac{2\rho}{\mu\omega}} \quad \dots\dots (4)$$

$$Z = R_f \frac{t}{2\delta} + j\omega L_f \frac{2\delta}{t} = \sqrt{\omega\mu} \left(R_f \frac{t}{2\sqrt{2\rho}} + jk \frac{2\sqrt{2\rho}}{t} \right) \quad \dots\dots (5)$$

ここで、 t は磁性体層及び導電体層を含む素子の膜厚、 R_f は素子の表皮効果の影響のない抵抗分、 L_f は素子の表皮効果のないインダクタンス分、 ω は駆動角周波数、 ρ は比抵抗である。また、(4)式の δ は、素子に対する電流および磁界の侵入領域の目安となる表皮厚さである。前述のように、素子への被検出磁界 H_{ext} 印加に伴い、磁性体の透磁率 μ が変化する。このため、 L_f が、(1)式のように変化する。

【0018】駆動周波数 f を10～100MHzの領域で使用する従来技術では、 R と ωL が同等な値であり、 Z の変化は被検出磁界 H_{ext} の印加によるインダクタンス及び抵抗分の変化の重畳として現れる。しかし、これを1MHz以下の領域で使用すると、 ω が小さいために、表皮の厚さ δ が素子の厚さ t よりも十分厚く $t < 2\delta$ となる。したがって、(3)式に(1)式および(4)式を代入した(5)式の第1項からも明らかなように、 μ の変化による表皮効果型の抵抗成分の変化はな*

$$1/R_{total} = 1/R_{mag} + 1/R_{cond} \quad \dots\dots (6)$$

このように、本発明によれば、高導電率の導電体層を設けることで、素子の抵抗が小さくなり、駆動周波数を従来に比べ2桁小さくしても ωL と R が同等の大きさになる。このため、駆動周波数を100kHz～1MHzという低周波領域にすることができる。

【0021】さらに、本発明では、透磁率の高い磁性体と導電率の高い導電体の積層化による相乗効果によって、表皮厚さが薄くなり低周波でも表皮効果の影響が現れる。このため、抵抗 R 成分も被検出磁界 H_{ext} により変化する。

【0022】磁性体層と導電体層が積層された構造の素子の場合における表皮効果を考えると、表皮厚さが磁性体層の厚さより少し大きい場合には、図5に示す磁界回

*い。また、駆動周波数(10MHz～100MHz)が通常の場合より1桁以上小さいため、第2項のインダクタンス成分 ωL も通常の駆動周波数での値に比べて1桁小さい。このため、従来の素子では、駆動周波数が1MHz程度という条件下において、インダクタンス成分も抵抗成分も変化しないため磁界の検出はほとんど行えない。

【0019】一方、本発明では、導電体からなる導電体層を磁性体層で挟んだ構造になっている。このため、導電率の高い導電体層が磁性体からなる磁性体層に電氣的に並列接続される。従って、素子全体の抵抗値 R_{total} は、(6)式に示すようにして決定され、この抵抗値 R_{total} を2桁程度低くすることができる。なお、この式において、 R_{mag} は磁性体層のみの抵抗、 R_{cond} は導電体層のみの抵抗である。

【0020】

路からも明らかなように、透磁率 μ は磁性体と導電体層の直列である。従って、磁性体層の透磁率 μ が導電体よりも3桁以上大きければ、素子の透磁率 μ は磁性体層の透磁率と等しくみなせる。一方、磁気回路内に流れる電流 I は、上述のように、磁性体層と導電体層で並列抵抗を形成しているので、導電率については導電体層の抵抗が支配的になる。

【0023】従って、このときの素子の抵抗値は、導電体層の有効厚さを(3)式の表皮厚さを δ とすると、簡単な式を用いて、次の(7)、(8)式で決定される。

【0024】

【数2】

$$R = \rho_{tot} \cdot \frac{l}{w\delta} = \frac{l}{w} \sqrt{\frac{\rho_{tot}\omega\mu}{2}} \quad \dots (7)$$

$$\rho_{total} = \frac{1}{4} \left\{ 4\rho_c + \mu\omega t_m^2 + \frac{\mu\omega\rho_c^2 t_m^2}{\rho_m^2} - \frac{2\mu\omega\rho_c t_m^2}{\rho_m} \right. \\ \left. + \frac{\sqrt{\mu\omega(-\rho_c + \rho_m)} t_m \sqrt{(8\rho_c\rho_m^2) + \mu\omega\rho_c^2 t_m^2 - 2\mu\omega\rho_c\rho_m t_m^2 + \mu\omega\rho_m^2 t_m^2}}{\rho_m^2} \right\}$$

... (8)

この(8)式から、素子全体での比抵抗 ρ_{total} (ρ_{to} も同義) は、{} 内の第1項の導電体層の ρ_c が磁性体層の ρ_m に比べて支配的であることが分かる。従って、(7)式から明らかなように、(8)式の{}内第2項以降の総和が第1項の $4\rho_c$ と同等の大きさになり、透磁率 μ の変化による表皮厚さ δ の変化領域が導電体層のみに及ぶように、駆動周波数 ω に応じて各層の厚さ t 及び比抵抗 ρ を選択すれば、磁性体層の透磁率 μ の変化で全体の抵抗 R の変化も大きくすることができる。20

【0025】また、従来例とは異なり、透磁率 μ の値として、磁性体層の高い値を用いる上、表皮効果の影響は*

$$Z = R \left(-t / 2\sqrt{[2\rho]} \right) \sqrt{[\omega\mu] + jk \left(2\sqrt{[2\rho]} / t \right) \omega\mu} \dots (9)$$

このように、本発明では、磁性体層と導電体層の積層による相乗効果により、被検出磁界は磁性体層で高感度に検出し、これを磁性体層と積層した導電体層の表皮厚さに含まれる有効領域で高効率に抵抗変化に変換する。すなわち、磁性体層と導電体層の積層による相乗効果により、被検出磁界は磁性体層で高感度に検出し、それを磁性体層と積層した導電体の表皮厚さで高効率に抵抗変化として変換する効果を有する。これにより、被検出磁界の変化に対し、インダクタンス L だけでなく抵抗値 R の変化も大きくとることができる。本発明によれば、厚さ $10\mu m$ 以下の素子において、 $100kHz \sim 1MHz$ における R の変化率を従来技術よりも $1 \sim 2$ 桁高くできる。

【0028】また、従来のアモルファス単一膜では、ダイナミックレンジが駆動周波数により変化してしまう。※

$$E(\theta) = -MsH \cos\theta - MsHdx \cos\theta - MsHext \sin\theta$$

$$- MsHdys \sin\theta + \frac{MsHks \sin^2\theta}{2} \dots (10)$$

ここで、 Ms は磁化、 θ は容易磁化方向(磁化容易軸方向)と磁化の方向のなす角度である。 Hdx は駆動磁界 H よりもその絶対値が小さく、また H と逆方向で負の符号をもつ。 Hdy と被検出磁界 $Hext$ との関係も同様である。 θ は、 E が最小となるように、異方性磁界 Hk 、被検出磁界 $Hext$ 、反磁界 Hdx 、 Hdy 、 H の

*素子抵抗の変化に大きく関与する導電体層にも及ぶため、 ρ_{total} の変化も大きい。なお、この効果を引き出すには、導電体層と磁性体層の膜厚が $3:1 \sim 1:5$ の範囲にあればよい。

【0026】この場合、磁性体層には、表皮効果の及ぼす影響が少ないので、インピーダンスの式は(4)式と同じように表記すれば、(9)式で表される。この

(9)式から、右辺第2項のインダクタンス成分の、駆動角周波数 ω 及び透磁率 μ に対する変化率が高いことが理解される。

【0027】

※そこで、本発明では、磁気異方性を素子内で分布することなく均一に付加した磁性体層を用い、これによってダイナミックレンジが駆動周波数に対して安定した素子を実現する。このような磁性体層は、例えば、スパッタリング、真空蒸着等で薄膜作成する際に、これを直流磁場中で行い、これによって磁性体層における磁気異方性を制御して、素子中における磁気異方性を均一にする。

【0029】磁気異方性が素子のダイナミックレンジを決定する理由を以下に示す。図6において、素子の磁化状態は被検出磁場 $Hext$ 、異方性磁場 Hk 、印加される磁場 H 、そして H に逆向きに発生する反磁界 Hdx 、 Hdy により決定される。これを用いて、素子全体での磁気エネルギーの式は以下の(10)式のようになる。

【0030】

【数3】

大小関係で規定される。透磁率 μ は、このモデルにおいて、 $Hext$ の大きさ及び方向と、 Hk の大きさ及び方向により変化し、これが素子感度に反映する。図7に示すように、素子の幅方向に異方性の磁化容易軸を形成した場合に、透磁率の変化が大きくなり、インピーダンス Z の変化も大きい。

【0031】また、これによると素子のダイナミックレンジ ($H_{ext}=0$ から素子感度の符号が変化するまでの外部磁界 H_{ext} の範囲、すなわち透磁率が極大となるまでの磁界) は、膜に付加された異方性磁界 H_k と、 H_{dy} と H_{dx} とのバランスで決まる形状磁気異方性磁界 H_s との和である $H_k + H_s$ により定まる。

【0032】異方性磁界 H_k は、スパッタリング、真空蒸着等の薄膜作成技術による素子作成時の磁場中処理、あるいは磁性体層間の交換相互作用により制御できる。また、形状磁気異方性磁界 H_s は、図8に示したように、素子形状 (磁性体層の幅及び長さの比) により決まる。両者ともに安定に制御できるため、薄膜作成技術によりダイナミックレンジを制御することが可能となる。

【0033】素子の基板面に平行に被検出磁界 H_{ext} が印加されると、これにより素子磁性体層の磁化状態が変化し、素子の幅方向の透磁率 μ が変化する。素子の導電体層の長さ方向に交流電流を印加することにより、素子の幅方向に交流駆動磁界を発生させ、この透磁率変化をインダクタンス L 、あるいは抵抗 R 、あるいは両者の位相差、または (9) 式に示すインピーダンス Z の変化として検出する。

【0034】素子の導電体層に駆動電源が接続され、 $100\text{kHz} \sim 1\text{MHz}$ の正弦波低電流が印加される。この状態において、素子の両端には素子のインピーダンス Z と印加電流の積で求められる電圧が発生する。被検出磁界 H_{ext} が素子に与えられると、素子の透磁率 μ が変化する。これに基づく L 及び R の変化を電圧の波高値からインピーダンス Z の変化量として読みとれば、被検出磁界 H_{ext} の大きさがわかる。

【0035】本発明では、磁性体層と導電体層の積層化による相乗効果により、従来技術では不可能であった、駆動周波数が $1 \sim 2$ 桁低い $100\text{kHz} \sim 1\text{MHz}$ においてインダクタンス L の変化を高効率化するとともに、表皮効果の実効領域を素子抵抗に大きく寄与する導電体層のみに影響するように素子構成に特徴を持たせてあるため R の変化も高効率化し、出力を $1 \sim 2$ 桁高めると同時に、従来よりも消費電力を 1 桁小さくした。

【0036】さらに、薄膜作成技術及び素子形状による磁気異方性の制御により、素子のダイナミックレンジの制御、向上及び駆動周波数の変化に対するダイナミックレンジの安定化を可能にした。

【0037】このように、本発明は、素子を導電体層と磁性体層に分離し積層することにより、それぞれの持つ特徴を生かすとともに、その相乗効果で素子の感度向上等を達成している。本発明では、導電体の導電体層を磁性体の磁性体層の中に配することにより、素子抵抗値を 2 桁小さくし、インダクタンスの検出効率を高くするとともに、消費電力を従来より 1 桁小さくできる。さらには、磁性体層と導電体層の積層による相乗効果により、被検出磁界は磁性体層で高感度に検出し、それを磁性体

層と積層した導電体の表皮厚さで高効率に抵抗変化として変換する効果を有する。これにより、各層の膜厚比を適切に選択すれば、厚さが $10\mu\text{m}$ 以下の素子においても従来技術では不可能であった駆動周波数が $1 \sim 2$ 桁低い $100\text{kHz} \sim 1\text{MHz}$ における磁界検出を可能にできる。さらに、インダクタンスのみならず抵抗の変化も、従来素子より 1 桁以上大きくとることを可能にし、特に周波数の低い 100kHz での感度を従来より 2 桁以上高くできる。

【0038】従って、自動車内で使用する場合においても、ノイズ電波の発生の問題が低減できる。したがって、エンジン制御用のコンピュータに与えるノイズの対策が低減でき、回路も安価で済むため、磁気センサを用いたシステム全体のコストダウンが可能となる。

【0039】さらには、直流磁界中で磁性膜を形成するという薄膜作成技術によって、磁性体層の磁気異方性を制御することにより、素子のダイナミックレンジの向上及び駆動周波数の変化に対するダイナミックレンジの安定化を可能にした。異方性磁界は、素子の出力特性 (出力対被検出磁界の特性) の最大出力を示す磁界を決定する要素である。このため、導電体層と磁性体層に分離して磁性体層の磁気特性を独立制御することにより、素子の検出磁界領域が小さくすることも大きくすることもできる。磁気異方性を小さくして検出磁界領域を小さくすれば、単位検出磁界あたりの出力が大きくなるため、従来技術に比べて高分解能な絶対値型磁界センサの構築が可能となる。一方、磁気異方性を大きくして検出磁界領域を大きくとれば、センサシステムを構築する周辺機器の設計精度、センサ素子と磁界発生素子とのクリアランス等の設計上の障壁が大幅に除去できるため、自動車用の車高センサ、位置センサを用いたシステムの構成を従来よりはるかに簡素で安価な構成にできる。

【0040】また、導電体層が Fe 、 Co の強磁性体である場合には、やはり導電体層が磁性体層に比べて導電率が 1 桁以上高い導電体であるので、上記の効果が得られる上に、導電体層と磁性体層がともに磁性体であるので両層間の強い磁気的なカップリングにより一軸磁気異方性を制御できる。このため、ダイナミックレンジのさらなる拡大をも同時に達成することができる。

【0041】また、これらの素子はすべて薄膜により素子が形成されるので、基板に Si を選択すれば、 Si 基板上に形成した信号処理回路との一体化が容易になるという効果も有する。

【0042】また、他の構成例によれば、本発明の磁界検出素子は、低抵抗材料よりなる通電電流を流す導電体層、この導電体層周囲を覆う磁性体層、導電体層と磁性体層の間に介在された絶縁層からなる。

【0043】そして、この絶縁層を設けることにより、導電体層にのみ通電電流を流して磁性体層内を貫く周回磁束を効率よく発生させることが可能となる。

【0044】また、導電体層の幅を $100\mu\text{m}$ 以上とすることにより、幅方向の表皮効果を顕著に発生させることができる。さらに、磁性体層に関しては、素子幅方向が容易磁化方向となるように磁気異方性を付与することで、外部磁界に鋭いインピーダンス変化を引き出すことを可能とする。

【0045】次に、絶縁層を設けた点について、説明する。導電体層と磁性体層との絶縁分離がなされていない場合には、通電電流の一部は磁性体層に流れ込む。この磁性体層に流れ込んだ電流は磁性体層内を貫く周回磁束を発生するためには寄与しない。すなわち、磁界検出素子への通電電流の一部が磁性体層に流れ込んでしまうと、導電体層を流れる電流は通電電流よりも小さくなってしまい、通電電流が磁気インピーダンス効果発生のために効率良く使われなくなる。そこで、導電体層と磁性体層との間に絶縁層を設け、導電体層のみに集中して通電電流を流すことにより、通電電流の全てが磁性体層内を貫く周回磁束発生のために使われることになり、より顕著な磁気インピーダンス効果を引き出すことが可能となる。

【0046】ここで、外部磁界に対するインピーダンス変化の内訳を考えてみると、インダクタンス変化と抵抗変化とに分けることができる。インダクタンス分の変化は、図9に示す磁性体層内を貫く周回磁束（図9の周回磁束 $\Phi 1$ ）の変化に対応する。そして、上述のように、絶縁層を設けることで、インダクタンス分の変化を十分大きなものにでき、磁界検出の感度を増大できる。

【0047】次に、素子幅を $100\mu\text{m}$ 以上に設定したことについて説明する。外部磁界に対する抵抗分の変化は、上下磁性体層間での漏洩で導電体層を貫く磁束（図9の漏洩磁束 $\Phi 2$ ）の変化に対応する。この漏洩磁束は、導電体層に表皮効果を発生させ、この表皮効果が抵抗分の変化となって現れる。

【0048】従って、抵抗分の変化を顕著に発生させるためには、表皮の深さ以上の導体幅を有することと、導電体層を上下に貫く漏洩磁束を大きく発生させることの2つが重要となる。そこで、表皮効果による抵抗変化発生メカニズムについて説明すると共に、 100kHz から 1MHz という低周波領域においても表皮効果を発生させるにはどうしたらよいのか説明する。

【0049】表皮効果は、定性的には以下のメカニズムで発生する。まず、磁性体層からの漏洩磁束が導電体層を上下に貫く。次に、この磁束により渦電流が発生する。この渦電流により通電電流が図10に示すように導電体層の両端に片寄る。これによって、最終的に表皮効果が発生する。

【0050】次に、導電体層に表皮効果を発生させるための条件について考える。どんな寸法においても表皮効果は発生するのではなくて、特別な形状において表皮効果は発生する。表皮効果の度合いを表すものとして、表皮の深さを示す量 δ （電流が有効に流れる深さ）を考え

る必要がある。表皮の深さは、上述の（4）式のように、

$$\delta = \sqrt{2\rho / \omega \cdot \mu}$$

で表され、導電体層の抵抗率と、通電電流の周波数と密接に関連している。例えば、通電する電流の周波数を高くするのに伴って表皮の深さは小さく（薄く）なる関係にある。ここで、 ρ ：導電体層の抵抗率 μ ：導電体層の透磁率 ω ：通電電流の角周波数である。

【0051】導体厚みと表皮の深さと表皮効果発生の関係は、導体厚みより表皮の深さが小さい場合に表皮効果が発生し、逆に導体厚みより表皮の深さが大きい場合には表皮効果は発生しない傾向にある。従って、通電電流の周波数を高くして表皮深さを小さくすること、あるいは導体厚みを大きくすることが、表皮効果を顕著に発生させるポイントである。

【0052】ここで、表皮効果は導電体層を上下に貫く磁束により発生する渦電流が起因していることにより、本素子の表皮効果は導電体層の幅方向に発生していると考えられる。そこで、表皮効果を発生させるため導電体層の幅を表皮深さ以上とすることが、表皮効果を顕著に発生させるために重要な要因となる。表皮の深さは、通電電流 100kHz から 1MHz で、導電体層として標準的な材料Al、あるいはCuを使用した場合には $80\mu\text{m}$ から $100\mu\text{m}$ 程度であることにより、導体幅を $100\mu\text{m}$ 以上とすれば、通電電流周波数 100kHz から 1MHz の範囲においても表皮効果が充分発生可能であることが明らかである。

【0053】また、磁場中成膜により磁性体層内に均一に磁気異方性を付与できたことにより、磁性体層内のドメイン（領域）を図11に示すように制御できることになる。このように制御されたドメインは、外部磁場に対して一斉の変化を示すことになり、外部磁場に対して急激な透磁率変化を示すことになる。この急激な透磁率変化は、磁性体層内を周回する磁束 $\Phi 1$ 、及び磁性体層から漏洩する磁束 $\Phi 2$ を急激に変化させることになる。最終的には、インダクタンス、及び抵抗の外部磁界に対する大きな変化となって現れる。

【0054】また、上記積層型検出装置を4つ有し、電氣的ブリッジ構成に配置することにより、磁界を電氣的信号として取出すことができる。

【0055】さらに、単安定マルチバイブレータ回路によって装置を駆動し、磁界を抵抗とインダクタンスの位相差として検出することが好適である。

【0056】以上により、 1MHz 以下という低周波領域で、数Oeという低磁界に対してインピーダンス変化率が100%以上という顕著な磁気インピーダンス効果を得ることができる。

【0057】

【発明の実施の形態】以下、本発明の実施の形態（実施形態）について、図面に基づいて説明する。

13

【0058】「基本構成1」まず、本発明に係る磁界検出素子の基本的構成の一例を図1に示す。素子1は、シリコンの基板10上に、磁性体層11で周囲を取り囲んだ導電体層12を積層した構造体として形成されている。導電体層12と磁性体層11は、直接接触している。磁性体層11はFeCoSiB、CoSiB等のアモルファス軟磁性体により形成されており、一方導電体層12はCu、Al、Ag等の、磁性体層に比べて導電率が1桁以上高い導電体で形成されている。各層は、真空蒸着法あるいはスパッタリング法等の薄膜作成技術により作成される。また磁性体層11は、素子の幅方向に直流磁場を印加した状態で作成され、素子の幅方向が磁性体層11の容易磁化方向となっている。さらに、磁性体層11をメッキで形成し、その語磁場中で熱処理することによって、容易磁化方向を通電方向に対し、90°に設定した磁性体層11を形成することも好適である。

【0059】この素子は、以下のように動作する。この素子の導電体層あるいは導電体層及び磁性体層の両方の両端に駆動電源50を印加する。交流駆動電流による交流磁場が素子の幅方向に与えられた状態で、素子に外部から被検出磁界が与えられると、被検出磁界により変化した透磁率に基づき素子の抵抗値R及びインダクタンスLが変化する。この変化量を、検出器60により、抵抗、インダクタンス、両者の位相差あるいはインピーダンスの変化量として検出する。インピーダンス変化の例を図12に示す。

【0060】また、従来の厚さ10μm以下の薄膜素子と比較すると、図13に示すように100kHz～2MHzでのインピーダンス変化が大きくなっており、従来よりも2桁低い駆動周波数での感度を2桁以上向上させている。

【0061】「基本構成2」次に、本発明に係る磁界検出素子の基本的構成の他の例を図14に示す。上述の基本構成1と同様に、素子1は、シリコンの基板10上に、磁性体層11で周囲を取り囲んだ導電体層12を積層した構造体として形成されている。そして、この例では、導電体層12と磁性体層11の間に絶縁体層15が設けられている。そして、導電体層12の幅が、100μm以上に設定されていると共に、磁性体層11は、素子の幅方向に直流磁場を印加した状態で作成され、素子の幅方向が磁性体層11の容易磁化方向となっている。すなわち、磁性体層11の磁化容易軸が装置の電流印加方向に対し90°の角度に設定されている。

【0062】そして、上述の例と同様に、素子の導電体層12の両端に駆動電源を印加する。この状態で、素子に外部から被検出磁界が与えられると、被検出磁界により変化した透磁率に基づき素子の抵抗値R及びインダクタンスLが変化する。この変化量を、検出器により、抵抗、インダクタンス、両者の位相差あるいはインピーダンスの変化量として検出する。

14

【0063】本発明に関する素子の被検出磁界とインピーダンスの関係を図15に示す。磁性体層と導電体層との間に絶縁層がなく、導電体層の幅が100μm以下という上述の基本構成の素子と比較して、外部磁界印加に対するインピーダンス変化率は3倍の900%程度となった。また、図16には素子通電電流周波数（駆動周波数）に対するインピーダンス変化率を示している。上述の基本構成1の素子と比較して、1MHzより低い周波数領域においても大きなインピーダンス変化率が得られていることが分る。

【0064】「実施形態1」図17は、この発明の実施形態1に係る磁界検出素子についての斜視図である。素子100は、シリコン単結晶の基板110と、この基板110上に形成された上層111、導電体層112及び下層113からなっている。なお、上下層111、113が磁性体層を形成している。上下層111、113の寸法は、長さ10mm、幅1mm、導電体層112の上下の位置にある部分の厚さがそれぞれ2μmである。導電体層は、長さ10mm、幅500μm、厚さ3μmである。

【0065】各層111、112、113は真空蒸着法等の薄膜作成技術により作成され、互いに密着している。また、基板110と下層113の下面も同様に密着している。磁性体層を構成する上層111は、保磁力が10e以下のFeCoSiBのアモルファス軟磁性体で形成され、磁化容易軸は素子100の幅方向に方向付けされている。また、導電体層112はCuで形成されている。この素子100の導電体層112は、上層111よりも長く取り出され、素子100の長さ方向の両端において配線用の電極を構成する。

【0066】素子100のダイナミックレンジを決定する一軸磁気異方性は、成膜時に素子100の幅方向に直流磁界を印加しておくことによりつける。このときの磁界の大きさ及び素子100の長さ及び幅で決まる形状効果により、素子100のダイナミックレンジを±180eとする。素子の導電体層112の両端には、方形波発生用の駆動電源（インバータ回路）150が接続され、またそれに並列に位相検出器160が接続される。

【0067】次に、この素子100の動作を説明する。導電体層112の両端の電極にはインバータ回路150が接続されており、ここから100kHz交流電流を導電体層112の両端に印加する。そして、導電体層112の両端の電圧を検出すると、素子100の抵抗R及びインダクタンスLの変化分による位相変化が生じる。素子100の長さ方向に外部磁界を印加した場合の位相角θの出力特性を図18に示す。このように、位相角θは、素子100に加えられた外部磁界H_{ext}に対してリニアに変化する。ダイナミックレンジは、制御した異方性磁界H_kを中心に、その上下に広がる。本実施形態の素子100は、異方性磁界H_kを制御して膜厚方向に

均一に大きくっており、素子のインピーダンスがピークをもつ時の外部磁界の大きさが $\pm 180\text{e}$ であり、この点を中心に外部磁界に対する位相変化を検出できる。使用できる検出磁界領域が、従来の単層膜よりも5倍ほど大きい。

【0068】また、 100kHz での素子の感度（外部磁界の変化に対する位相角の変化量）が最大で 2.5degree/Oe である。さらに、外部磁界が零のときのインピーダンスが従来の単層膜での $9000\text{m}\Omega$ から $450\text{m}\Omega$ へと減少しているため素子の消費電力は $1/20$ と非常に小さい。この素子においては、導電体層112は磁性体層の10倍以上の導電率をもつものであれば、Fe、Coの強磁性体であっても、反強磁性体のNiO、CoO等であってもよい。また、磁性体層はCoSiB、CoNbZr等の保磁力が 10e 以下の他のアモルファス軟磁性体でもよい。

【0069】「実施形態2」図19に、本発明の実施形態2の構成を示す。これは素子200を上部から見た図である。また、素子200を断面250でカットした断面構造を図20に示す。この実施形態2の素子200では、まずフォトリソグラフィ技術によりシリコン基板230上に素子が形成される。図に示すように、積層化された細線210がつづら折りされ、その両端には電極取り出し用のパッド220が形成されている。そして、細線210がX方向に平行に並ぶ領域240のみに、下層211、導電体層212、上層213が積層され、その他の領域は導電体層212のみの細線が形成される。

【0070】素子200の寸法は、導電体層212の幅が $50\mu\text{m}$ 、3層となった部分の長さが 3mm 、平行に並んだ導電体層212同士の間隔が $150\mu\text{m}$ である。上下層211、213はCoSiBであり、厚さ $3\mu\text{m}$ 、導電体層はCuであり $1\mu\text{m}$ である。各層の磁化容易軸は、図のY方向に付加されており、異方性磁界 $H_k = 180\text{e}$ に設定されている。

【0071】この素子の細線210は、図20に示すように、シリコン基板230上に下層211、導電体層212、上層213が形成されている。ボンディング用のパッド220には、図19に示すように、駆動用の単安定マルチバイブレータ261及び位相検出器262が接続されている。単安定マルチバイブレータ261により、素子200が、 1MHz 、 10mA で駆動されると、素子200のインダクタンスLは、図21のように変化する。素子200のダイナミックレンジは、形状効果及び磁気異方性により、 $0\sim 180\text{e}$ になっている。なお、この例では、上下層211、213の磁気異方性は、素子作製後における所定の直流磁界中における熱処理により付加されたものである。

【0072】「実施形態3」図22は、本発明の実施形態3の正面図である。素子300は $2\text{mm}\times 10\text{mm}$ の大きさであり、シリコン単結晶の基板330上に、スバ

イラル状に形成されている。その両端には、配線取り出し用のボンディングパッド320を形成されている。素子の下層及び上層はCoSiBであり、一方、導電体層はCuであり、その線幅は $10\mu\text{m}$ 、厚さが $2\mu\text{m}$ である。磁化容易軸は素子の幅方向に付加されている。一对のボンディングパッド320には、インバータ回路350と位相検出器351が並列に接続される。

【0073】図23は、図22の要部の断面図である。下層341上に配置されたCoの導電体層342が、下層341と上層343により覆われた構造となっている。

【0074】「実施形態4」図24は、本発明の実施形態4を示す。このように、磁性体層711、713、715、717、導電体層712、714、716、718を有する素子700～703がブリッジ状に配置され、これに高周波定電圧源721及び抵抗検出回路722が接続される。すなわち、この例では、素子700、702は長さ方向がY軸方向に向けられ、素子701、703は長さ方向がX軸方向に向けられ、素子700、703の外側端同士と、素子701、702の外側端同士が接続され、素子700、701の内側端同士、素子702、703の内側端同士が接続されている。そして、定電圧源721は、素子700、703の外側端と、素子701、702の外側端の間に接続され、抵抗検出回路722は素子700、701の内側端と、素子702、703の内側端の間に接続されている。

【0075】この4つの素子700～703の寸法は、上下の磁性体層711、713、715、717がそれぞれ幅 1mm 、長さ 5mm 、厚さ $2\mu\text{m}$ であり、導電体層712、714、716、718は幅 0.1mm 、長さ 6mm 、厚さ $3\mu\text{m}$ である。磁性体層はFeCoSiB、導電体層はCoである。すべての磁性体層711、713、715、717の磁気異方性は、素子700及び702の長さ方向（図における縦方向）であるY軸方向に磁化容易軸が向けられている。このため、素子700、702と素子701、703の各グループにおいて、X方向の被検出磁界 H_{ext} に対する出力特性が異なる。これを図25に示す。

【0076】このように、素子700、702と素子701、703の素子グループ間では、付加された磁化容易軸の方向が互いに 90 度異なっている。このため、X方向に加えられた被検出磁場 H_{ext} に対する感度がそれぞれ異なる。素子700、702は、素子寸法及び付加した異方性磁界により被検出磁場 H_{ext} が 180e までは磁界に対して正の感度を持つが、逆に素子701、703は磁界に対して負の感度を持つ。したがって、これらの素子を図24のようにブリッジ構成にすることにより、検出される抵抗値は(11)式のようになる。ここで、素子700、702の抵抗変化を ΔR_{700} 、素子701、703の抵抗変化を ΔR_{701} として

いる。これより、被検出磁界が零の時の出力を零にできるとともに、同じ特性の素子を4つ用いるブリッジ型の*

$$\Delta R = 2 (\Delta R_{700} - \Delta R_{701}) / (2R + \Delta R_{700} + \Delta R_{701})$$

図25の出力特性を持つ素子をブリッジ構成した場合の素子出力を図26に示す。外部磁界が零の時の素子出力は零で、かつ220e時の出力が57%の高感度な磁気センサが実現される。駆動電流を実効値で2.5Vとすれば素子感度はアンプなしでも27mV/Oeと、非常に高感度な磁界検出センサが構成できる。

【0078】【実施形態5】図27は本発明の実施形態5を示す。真空蒸着法により、CoNbZr合金で形成された磁性体層801a及び801bと、その両者には含まれるCuの導電体層802からなる検出素子800が形成される。また、同時にCuからなる抵抗体803も同時に形成される。前記素子800と抵抗体803は交流電圧源821に直列接続される。また、素子800の両端にインピーダンス検出器822が接続される。このとき、素子800及び抵抗体803の長さは5mm、素子800の磁性体層801の長さは4.5mm、素子800及び抵抗体803の幅は0.5mmである。また、磁性体層801a及び801bの厚さがともに2μm、導電体層802の厚さが3μmである。

【0079】図28は図27の素子800のBでの断面構造である。Cuからなる導電体層802の両端で磁性体層801a及び801bは接触しておらず、導電体層802で分離された構造である。また磁性体層の磁化容易軸は成膜中に直流磁界を印加しておくことにより素子の幅方向、すなわち交流電圧印加方向と直交する方向に付加されている。

【0080】交流電圧源821から供給される電圧は、実効値10mV、駆動周波数10kHz~10MHzである。

【0081】「実施形態6」実施形態6の積層型薄膜磁気センサの構造を図29に示す。このように、導電体層901の周囲を磁性体層902で覆い、磁性体層902には幅方向に磁気異方性を付与している。磁性体層902の材質は、FeCoSiB、あるいはCoNbZr系の零磁歪アモルファス材料とする。導電体層901の幅は100μm、長さ10mm、厚み3μmである。導電体層901の材質は、低抵抗材料であるCu、あるいはAgとする。一方、導電体層901の上下にある磁性体層902の幅は2mm、長さ10mm、厚み2μmである。

【0082】そして、導電体層901と磁性体層902との間は絶縁層903が設けられている。この絶縁層903には、SiO₂、あるいはポリイミド系の樹脂などの絶縁体材料が採用される。

【0083】磁性体層902への磁気異方性の付与は、磁場を印加しながら成膜する方法と磁場を加えながら熱

*素子の場合に比べて感度の向上も同時に達成できる。

【0077】

... (11)

処理する方法のいずれの方法を採用してもよい。すなわち、所定の磁場中で、蒸着法やスパッタ法によって、磁性体層902を成膜してもよいし、メッキ等によって形成した磁性対応902を磁場中で熱処理してもよい。この素子では、温度変化に対する原子配置の安定化をねらって、磁場中熱処理により磁性体層902にその幅方向に磁化容易軸が向くように、磁気異方性を付与している。

【0084】本素子の導電体層901には高周波電流が通電される。導電体層901と磁性体層902とは絶縁層903で分離されているので、通電電流のすべてが導電体層901に流れる。このため、磁性体層902内を貫く磁束を効率良く発生させることができる。従って、本素子のインダクタンス成分の外部磁界に対する変化を大きくすることができる。

【0085】さらに、導電体層901の幅を100μmとしている。このため、導電体層901を上下方向に貫く、磁性体層902からの漏洩磁束により発生する、導電体層901における幅方向の表皮効果を効率よく発生させることができる。従って、本素子の抵抗分の外部磁界に対する変化を大きくすることができる。

【0086】「実施形態7」図30に実施形態7の積層型薄膜磁気センサの構造を示す。本素子は、導電体層1001の周囲を上部磁性体層1002、下部磁性体層1003、サイド磁性体層1004、1005で覆った構造を有しており、上部磁性体層1002、及び下部磁性体層1003には幅方向に磁気異方性を付与している。

【0087】上部磁性体層1002、及び下部磁性体層1003の材質は、零磁歪アモルファス材料の中でも飽和磁化の大きなCoNbZr系とする。一方、導電体層1001の幅は300μm、長さ10mm、厚み3μmである。導電体層1001の材質は、低抵抗材料であるCu、あるいはAgとする。また、上部磁性体層1002、及び下部磁性体層1003の幅は2mm、長さ10mm、厚み2μmである。実施形態6と同様に、導電体層1001と磁性体層1002、1003、1004、1005との間には絶縁層1006（例えば、SiO₂やポリイミド樹脂）を設けている。

【0088】磁性体層1002、1003、1004、1005への磁気異方性の付与は、磁場を印加しながら成膜する方法と磁場を加えながら熱処理する方法の2つが考えられる。この素子では、作製プロセスの簡便化をねらって、磁場中成膜により、膜の作製と磁性体層1002~1005への磁気異方性の付与を同時に実施している。

【0089】本素子の導電体層1001には、実施形態

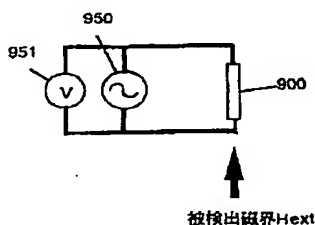
6と同様に高周波電流が通電される。導電体層1001と磁性体層1002～1005との間は絶縁されているので、通電電流のすべてが導電体層1001に流れる。この実施形態7では、実施形態6とは異なり、サイド磁性体層1004、1005の透磁率の低い磁性材料としている。これらサイド磁性体層1004、1005の透磁率を調整することにより、磁性体層1002～1005内を貫く周回磁束、及び上下磁性体層1002、1003間での漏洩磁束をコントロールすることができる。磁性体層1002～1005内を貫く磁束はインダクタンスを決定し、上下磁性体層1002、1003間での漏洩磁束は導電体層1001の幅方向の表皮効果に起因した抵抗を決定している。そこで、サイド磁性体層1004、1005の透磁率を変化させることにより素子のインダクタンス分、及び抵抗を制御することができる。サイド磁性体層1004、1005の透磁率を変える手法としては、材質を零磁歪アモルファス材料としては飽和磁化の低いFeCoSiBとすること等が考えられる。この例では、サイド磁性体層1004、1005の透磁率を変えて、サイド部分の磁気抵抗を変化させ上下磁性体層1002、1003間の漏洩磁束を制御しているが、サイド磁性体層1004、1005の重なり幅を変えることにより漏洩磁束の制御をすることもできる。

【0090】導電体層1001の幅については最適値を有すると考えられる。導電体層幅を小さくしすぎると渦電流発生が妨げられ表皮効果が発生しない。一方、導電体層1001の幅を大きくしすぎると容易に渦電流の発生が促進され表皮効果が発生しやすくなる。ただし、導電体層1001の幅を大きくすることは素子寸法が大きくなってしまい、高周波領域での駆動を考えた場合、浮遊インピーダンス（インダクタンスとキャパシタンス）の問題を無視することができなくなる。こうしたことを考慮して、ここでは導電体層の幅を500 μ mから1mmの範囲と設定している。

【図面の簡単な説明】

- 【図1】 本発明の基本構成1を示す図である。
 【図2】 従来例の構成を示す図である。
 【図3】 従来例の特性を示す図である。
 【図4】 実施形態の素子内部の磁界の特性を示す図である。

【図2】

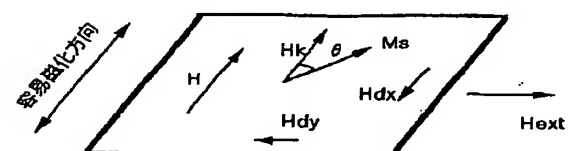


- 【図5】 実施形態の磁界の状態を示す図である。
 【図6】 磁化の方向を示す図である。
 【図7】 被検出磁界とインピーダンスの関係を示す図である。
 【図8】 磁性体層の幅と磁界の関係を示す図である。
 【図9】 素子の動作原理を説明する図である。
 【図10】 表皮効果を説明する模式図である。
 【図11】 磁性膜面内のドメイン（領域）を示す模式図である。
 【図12】 被検出磁界と出力の関係を示す図である。
 【図13】 駆動周波数とインピーダンス変化率の関係を示す図である。
 【図14】 基本構成2を示す図である。
 【図15】 外部磁界とインピーダンスの関係を示す図である。
 【図16】 駆動周波数に対するインピーダンス変化率を示す図である。
 【図17】 実施形態1の構成を示す図である。
 【図18】 被検出磁界と位相角の関係を示す図である。
 【図19】 実施形態2の構成を示す図である。
 【図20】 素子の断面を示す図である。
 【図21】 被検出磁界とインダクタンスの関係を示す図である。
 【図22】 実施形態3の構成を示す図である。
 【図23】 素子の断面を示す図である。
 【図24】 実施形態4の構成を示す図である。
 【図25】 被検出磁界と抵抗の関係を示す図である。
 【図26】 被検出磁界と出力の関係を示す図である。
 【図27】 実施形態5の構成を示す図である。
 【図28】 実施形態5の素子の断面構造を示す図である。
 【図29】 実施形態6の素子の断面構造を示す図である。
 【図30】 実施形態7の素子の断面構造を示す図である。

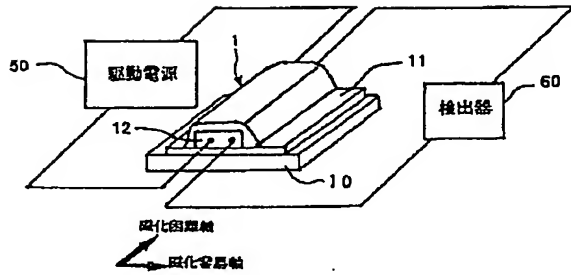
【符号の説明】

1 素子、10 基板、11 磁性体層、12 導電体層、50 駆動電源、60 検出器。

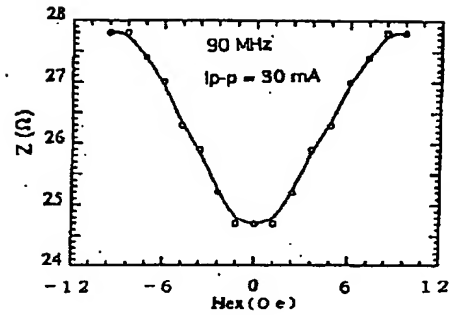
【図6】



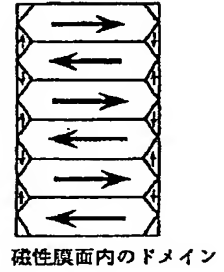
【図1】



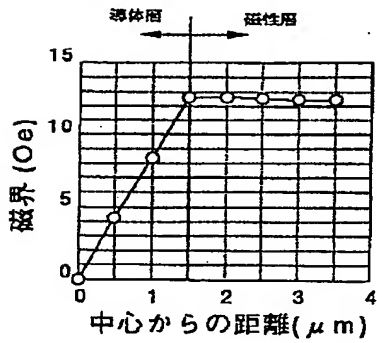
【図3】



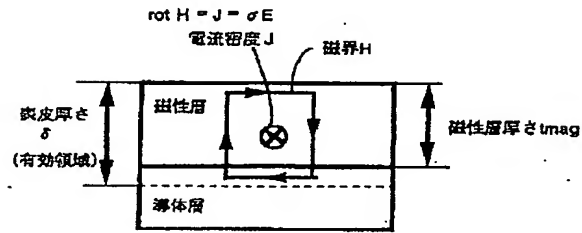
【図11】



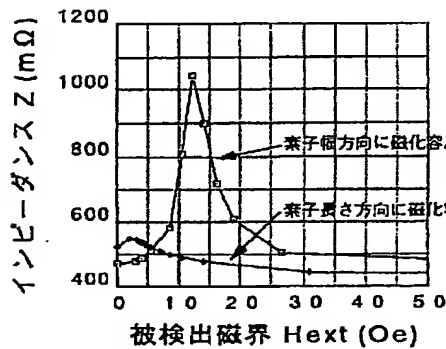
【図4】



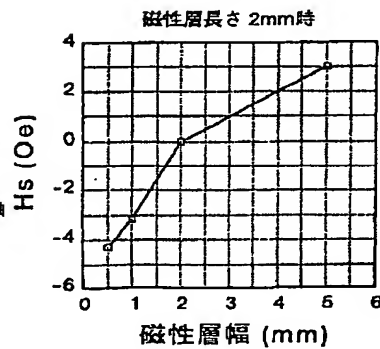
【図5】



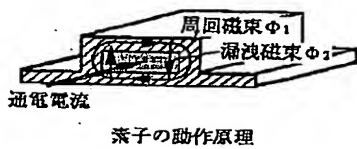
【図7】



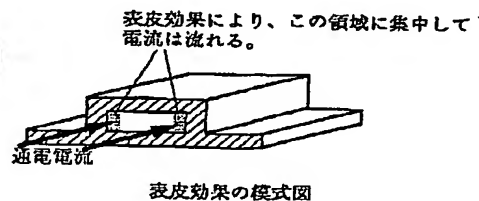
【図8】



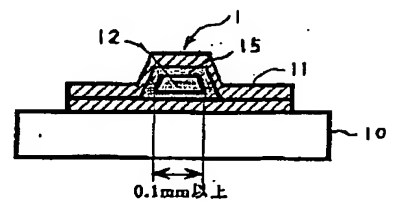
【図9】



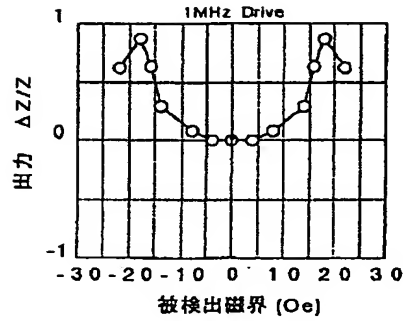
【図10】



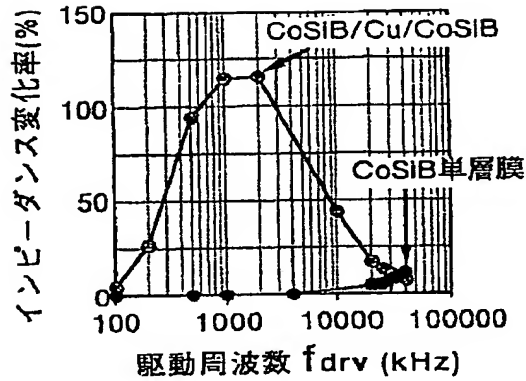
【図14】



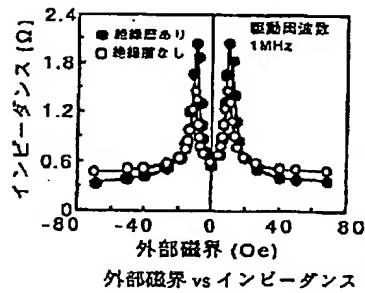
【図 12】



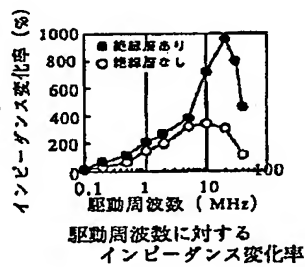
【図 13】



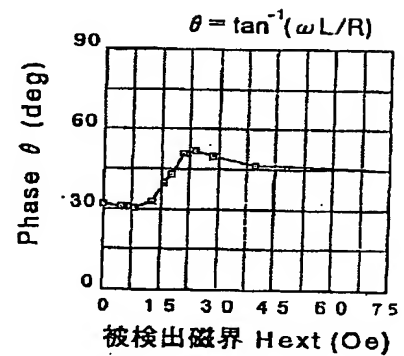
【図 15】



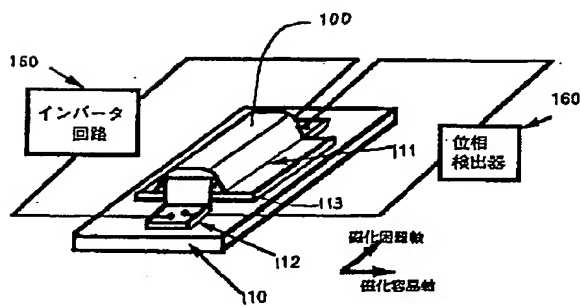
【図 16】



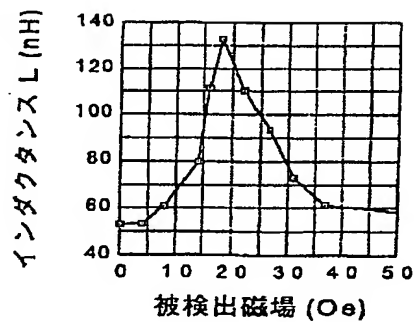
【図 18】



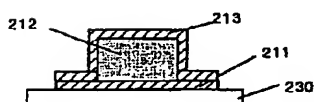
【図 17】



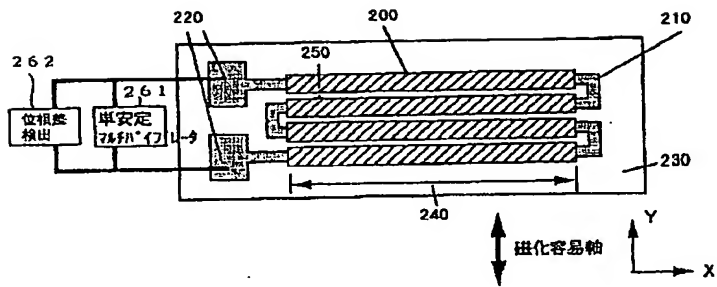
【図 21】



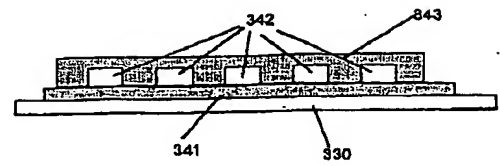
【図 20】



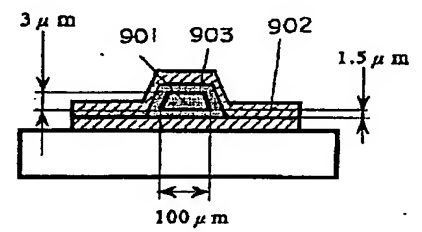
【図 19】



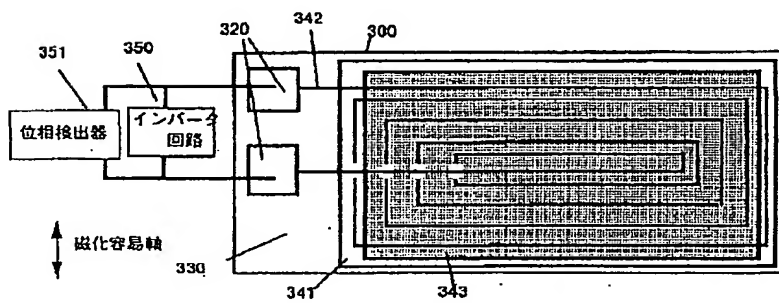
【图 2 3】



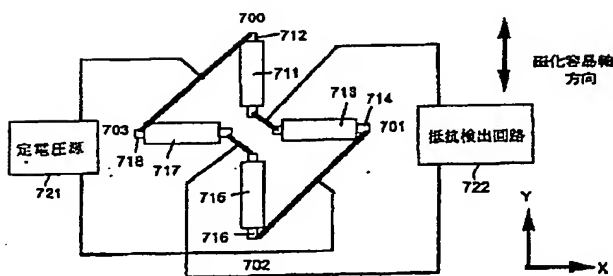
【図 29】



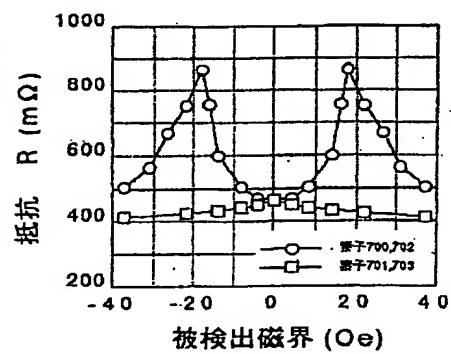
【図 22】



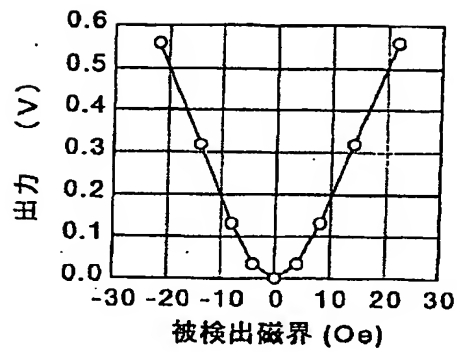
【图 24】



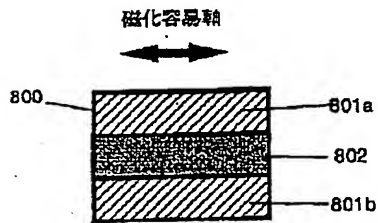
【图 25】



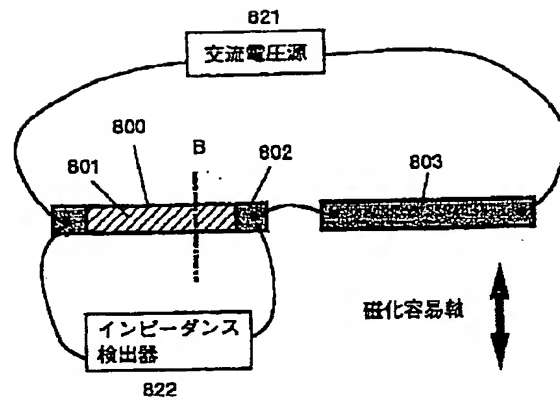
【図26】



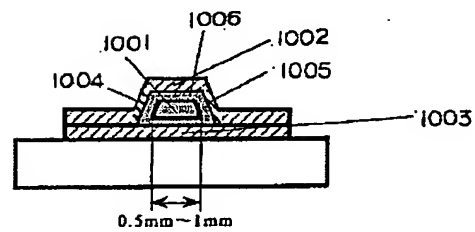
【図28】



【図27】



【図30】



フロントページの続き

(72)発明者 山寺 秀哉
愛知県愛知郡長久手町大字長湫字横道41番
地の1 株式会社豊田中央研究所内

(72)発明者 坂田 二郎
愛知県愛知郡長久手町大字長湫字横道41番
地の1 株式会社豊田中央研究所内

(72)発明者 野々村 裕
愛知県愛知郡長久手町大字長湫字横道41番
地の1 株式会社豊田中央研究所内

(72)発明者 竹内 正治
愛知県愛知郡長久手町大字長湫字横道41番
地の1 株式会社豊田中央研究所内

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.